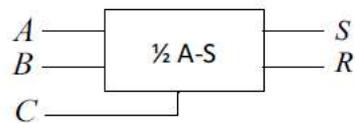


## SERIE DE TD N° 2

### Exercice1. Additionneur/soustracteur.

1. En passant par les mêmes étapes que l'on a suivi au cours pour concevoir le demi-additionneur, réaliser un circuit qui effectue la soustraction 1 bit par 1 bit (un demi-soustracteur).
2. La figure suivante représente un demi-additionneur/soustracteur, qui accepte en plus des entrées A et B et des sorties S et R, une entrée de commande C qui indique le type d'opération à effectuer. Le circuit réalise donc une addition sur A et B lorsque la commande C est à 0, et une soustraction sur A et B lorsque la commande C est à 1. Etablir les équations logiques et le schéma logique de ce circuit.



3. En se basant sur le demi-additionneur/soustracteur de la question précédente, concevoir un additionneur/soustracteur complet 1 bit par 1 bit avec retenue d'entrée.
4. Donner le schéma logique d'un additionneur/soustracteur 4 bits par 4 bits.

### Exercice2. Multiplicateur.

1. Réaliser un circuit qui effectue la multiplication 1 bit par 1 bit.
2. Réaliser un multiplicateur 2 bits par 2 bits en suivant les mêmes étapes que celles de la première question.
3. Réaliser un multiplicateur 2 bits par 2 bits à partir du multiplicateur 1 bit par 1 bit réalisé dans la première question et de demi-additionneurs.

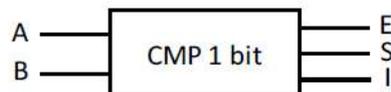
### Exercice3. Comparateur.

La figure suivante représente un comparateur 1 bit par 1 bit, qui à partir des deux bits d'entrée A et B, il indique dans les trois bits de sorties E, S et I lequel de ces deux bits est plus grand que l'autre comme suit.

$$1) E = 1 \text{ ssi } A = B$$

$$2) S = 1 \text{ ssi } A > B$$

$$3) I = 1 \text{ ssi } A < B$$



1. Etablir les équations logiques et le schéma logique de ce circuit.
2. Réaliser un comparateur 2 bits en utilisant des comparateurs 1 bit et des portes logiques. (*Suggestion* : Utiliser un comparateur pour comparer les bits du poids faible et un autre pour comparer les bits du poids fort).
3. Dédire le schéma logique d'un comparateur 3 bits.

### Exercice04 : Fonctions logiques avec des décodeurs.

Une fonction majorité M est une fonction logique qui donne la valeur 1 lorsque la majorité des valeurs d'entrées sont des « 1 » (Majorité : 2 ou 3 des variables sont à l'état 1).

1. Utiliser un décodeur (3x8) pour réaliser la fonction majorité de 3 variables d'entrée A, B, et C.
2. Réaliser la fonction suivante  $F(A, B, C) = \sum(0,4,5,7)$  en utilisant un décodeur (3x8) et des portes logiques.

### Exercice 5. Fonctions logiques avec des multiplexeurs.

- A. Le montage de la figure 1 représente le schéma de fonctionnement d'un multiplexeur à quatre voies. Le principe consiste à avoir à la sortie chacune des entrées l'une après l'autre et à tour de rôle.

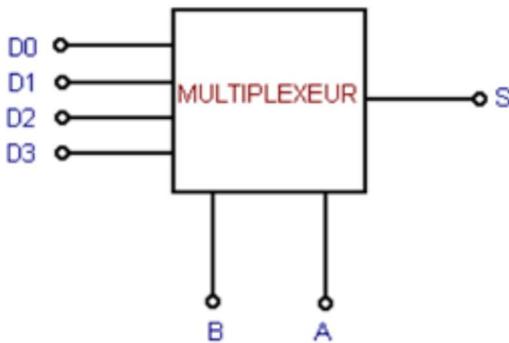


Figure 1: Multiplexeur à quatrevoies

En appelant A et B les deux signaux de commande.

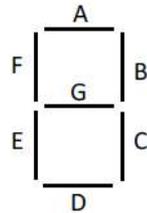
1. Quelles sont les combinaisons possibles de A et B
  2. Etablir une table de vérité réalisant la fonction de multiplexage
  3. Réaliser le logigramme correspondant
- B. Réaliser la fonction  $F(A,B,C) = \bar{A}.B + \bar{B}.C$  en utilisant un multiplexeur 4x1.

### Exercices Supplémentaires :

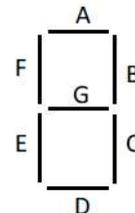
**Exercice 1.** *Afficheur 7 segments.*

Les afficheurs 7 segments sont des afficheurs numériques composés de segments que l'on allume ou non pour afficher un chiffre décimal : 0, 1, 2, ..., 9 ou des lettres pour l'hexadécimal : a, b, c, d, e, f.

On associe chaque segment à une lettre de la manière suivante :



Ainsi pour afficher le chiffre 1, on allumera les segments B et C :



Etablir les équations logiques et le schéma logique du circuit permettant de commander ce type d'afficheurs.

**Exercice 2.** *Fonctions logiques avec des multiplexeurs.*

- Une fonction majorité  $M$  est une fonction logique qui donne la valeur 1 lorsque la majorité des valeurs d'entrées sont des 1.
  - Utiliser un multiplexeur ( $16 \times 1$ ) pour réaliser la fonction majorité de 4 variables d'entrée A, B, C et D.
  - Même question pour une fonction majorité de 5 variables A, B, C, D et E.
- Réaliser les fonctions suivantes à l'aide d'un multiplexeur ( $8 \times 1$ ).

$$F(A,B,C) = A.\bar{B} + \bar{A}.C + B.\bar{C}$$

$$F(A,B,C) = \bar{A}.\bar{B} + \bar{A}.B.\bar{C} + \bar{B}.C + A.\bar{B}.C$$

$$F(A,B,C,D) = A.B.\bar{D} + A.\bar{B}.C + A.\bar{B}.C.D$$

- Réaliser un multiplexeur ( $8 \times 1$ ) en utilisant des multiplexeurs ( $4 \times 1$ ) et ( $2 \times 1$ ).
- Réaliser un démultiplexeur ( $1 \times 8$ ) en utilisant des démultiplexeurs ( $1 \times 4$ ) et ( $1 \times 2$ ).

**Exercice 3.** *Fonctions logiques avec des décodeurs.*

- Il est possible de réaliser un additionneur complet avec des décodeurs binaires ( $3 \times 8$ ). Réaliser ce circuit et donner le logigramme correspondant.
- Réaliser les fonctions suivantes en utilisant uniquement des décodeurs ( $1 \times 2$ ), ( $2 \times 4$ ) et ( $3 \times 8$ ) et des portes logiques.

$$F(A,B,C) = \sum(0,4,5,7)$$

$$F(A,B,C,D) = \sum(1,5,7,12,15)$$

$$F(A,B,C,D,E) = \sum(2,8,15,19,26)$$

$$F(A,B,C,D,E,F) = \sum(0,2,8,4,9,6,3)$$

- Utiliser un décodeur convenable pour réaliser les fonctions suivantes.

$$F_1 = A.B.C.\bar{D} + A.B.C.D$$

$$F_2 = \bar{A}.\bar{B}.\bar{C}.\bar{D} + A.B.C.D + A.B.C.\bar{D}$$

$$F_3 = \bar{A}.B.C.D$$

$$F_4 = \bar{A}.B.C.\bar{D}$$

$$F_5 = A.\bar{B}.C.\bar{D}$$

$$F_6 = \bar{A}.\bar{B}.\bar{C}.D$$