

Module Structure Machine 2

Solution de la série de TD n=°2

Exercice 01 :

1. Réaliser un circuit (ADD) qui permet d'additionner deux bits avec une retenue en entrée.
2. Utiliser les circuits ADD pour faire un additionneur des nombres binaires sur 4 bits.

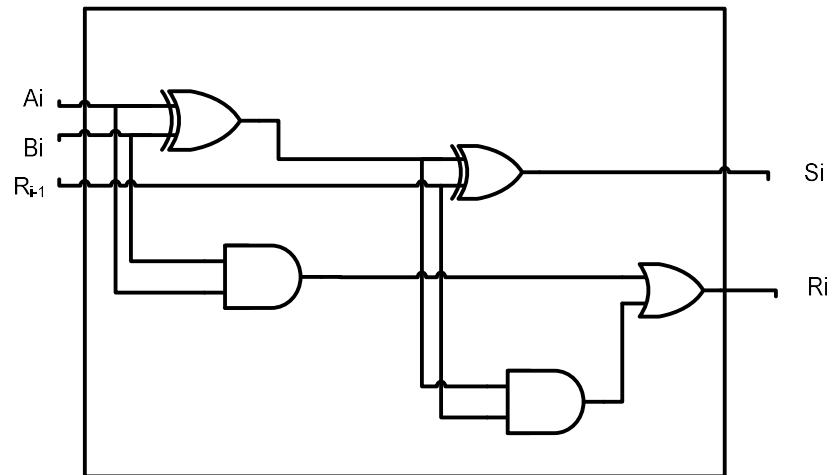
Solution

1. La table de vérité

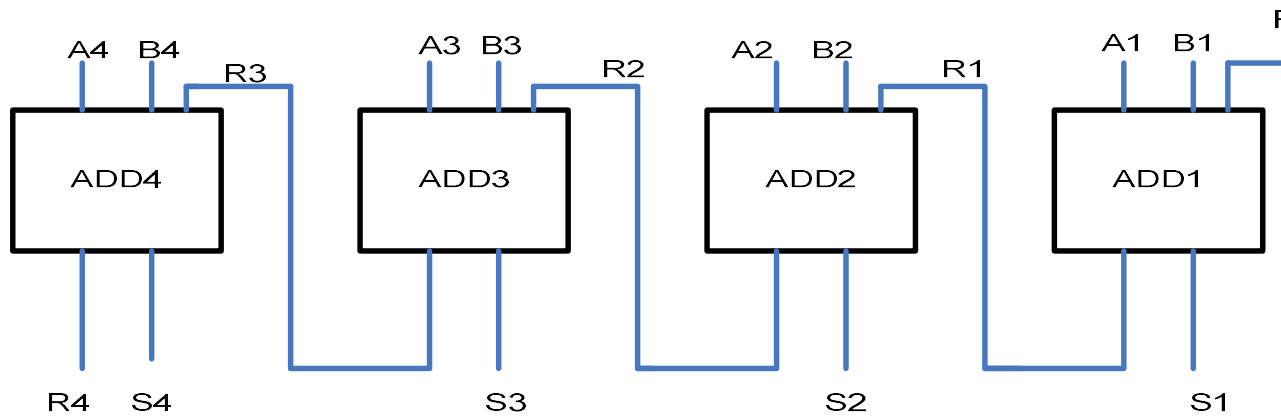
a_i	b_i	r_{i-1}		r_i	s_i
0	0	0		0	0
0	0	1		0	1
0	1	0		0	1
0	1	1		1	0
1	0	0		0	1
1	0	1		1	0
1	1	0		1	0
1	1	1		1	1

$$R_i = A_i \cdot B_i + R_{i-1} \cdot (B_i \oplus A_i)$$

$$S_i = A_i \oplus B_i \oplus R_{i-1}$$



2. Additionneur des nombres binaires sur 4 bits



Exercice 02 :

- Réaliser un comparateur 2 bits en utilisant des comparateurs 1 bits avec des entrées de mise en Cascade

Solution

On remarque que :

Si $A_2 > B_2$ alors $A > B$

Si $A_2 < B_2$ alors $A < B$

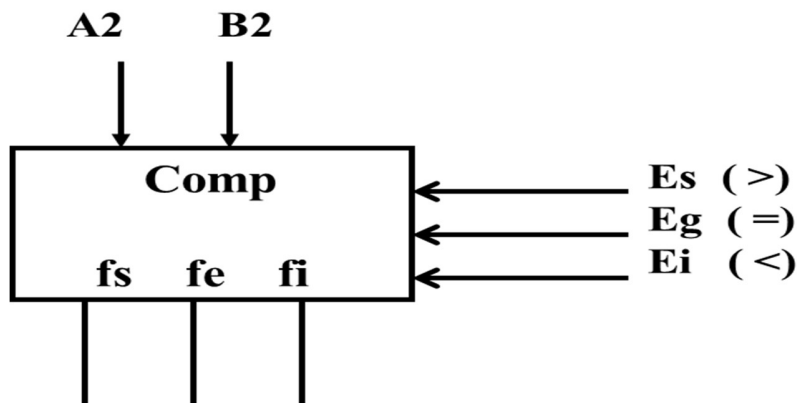
Par contre si $A_2 = B_2$ alors il faut tenir en compte du résultat de la comparaison des bits du poids faible.

Pour cela on rajoute au comparateur des entrées qui nous indiquent le résultat de la comparaison précédente.

Ces entrées sont appelées des entrées de mise en cascade.

La table de vérité

A2	B2	Es	Eg	Ei		fs	fe	fs
A2>B2		X	X	X		1	0	0
A2<B2		X	X	X		0	0	1
A2=B1		1	0	0		1	0	0
		0	1	0		0	1	0
		0	0	1		0	0	1



$fs = (A_2 > B_2) \text{ ou } (A_2 = B_2).Es$

$fi = (A_2 < B_2) \text{ ou } (A_2 = B_2).Ei$

Réalisation de la fonction de la somme

$$S_i = \bar{A}_i \bar{B}_i \bar{R}_{i-1}(0) + \bar{A}_i \bar{B}_i R_{i-1}(1) + \bar{A}_i B_i \bar{R}_{i-1}(1) + \bar{A}_i B_i R_{i-1}(0) + A_i \bar{B}_i \bar{R}_{i-1}(1) + A_i \bar{B}_i R_{i-1}(0) \\ + A_i B_i \bar{R}_{i-1}(0) + A_i B_i R_{i-1}(1)$$

$$S = \bar{C}2 \bar{C}1 \bar{C}0.(E0) + \bar{C}2 \bar{C}1 C0(E1) + \bar{C}2 C1 \bar{C}0(E2) + \bar{C}2 C1 C0(E3) + \\ C2 \bar{C}1 \bar{C}0(E4) + C2 \bar{C}1 C0(E5) + C2 C1 \bar{C}0(E6) + C2 C1 C0(E7)$$

On pose :

C2=A_i

C1=B_i

C0=R_{i-1}

E0=0, E1=1, E2=1, E3=0, E4=1, E5=0, E6=0, E7=1

Réalisation de la fonction de la retenue

$$R_i = \bar{A}_i \bar{B}_i \bar{R}_{i-1}.(0) + \bar{A}_i \bar{B}_i R_{i-1}.(0) + \bar{A}_i B_i \bar{R}_{i-1}.(0) + \bar{A}_i B_i R_{i-1}.(1) + A_i \bar{B}_i \bar{R}_{i-1}.(0) + A_i \bar{B}_i R_{i-1}.(1) \\ + A_i B_i \bar{R}_{i-1}.(1) + A_i B_i R_{i-1}.(1)$$

$$S = \bar{C}2 \bar{C}1 \bar{C}0.(E0) + \bar{C}2 \bar{C}1 C0(E1) + \bar{C}2 C1 \bar{C}0(E2) + \bar{C}2 C1 C0(E3) + \\ C2 \bar{C}1 \bar{C}0(E4) + C2 \bar{C}1 C0(E5) + C2 C1 \bar{C}0(E6) + C2 C1 C0(E7)$$

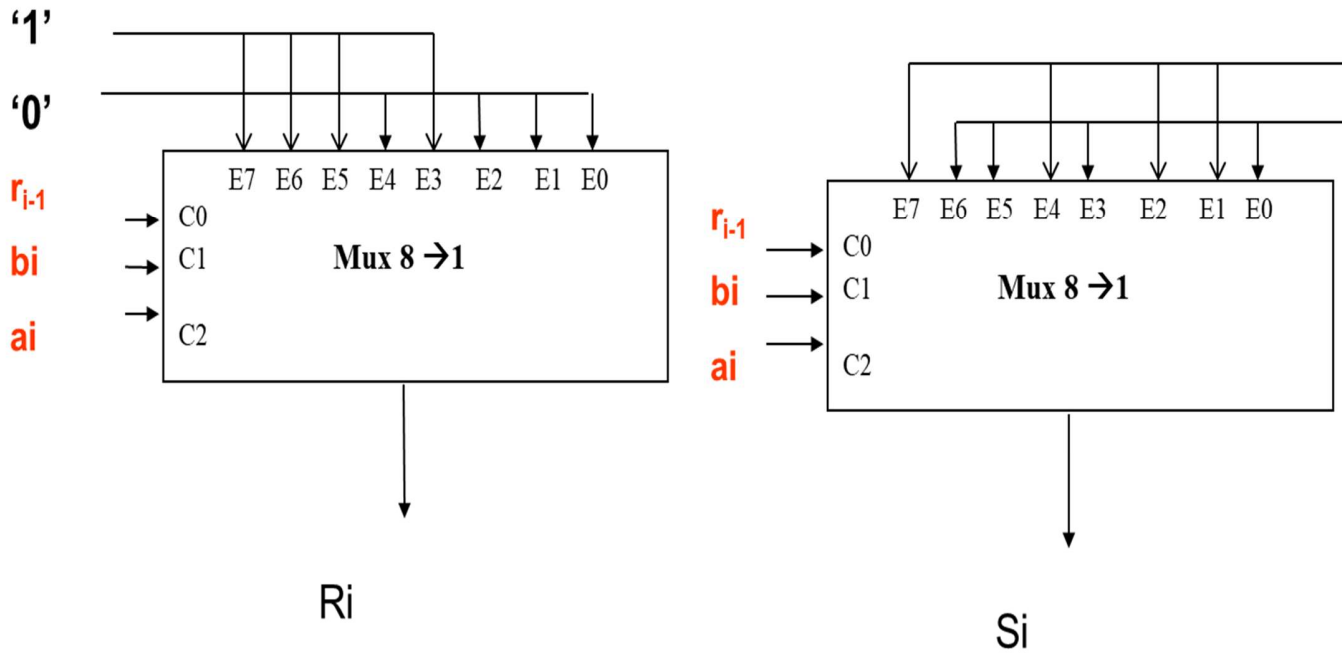
On pose :

C2=A_i

C1=B_i

C0=R_{i-1}

E0=0, E1=0, E2=0, E3=1, E4=0, E5=1, E6=1, E7=1



Exercice 04 :

On veut réaliser le circuit qui permet de déterminer les nombres non premiers entre 0 et 15.

1. Donnez la table de vérité.
2. Réalisez le schéma à l'aide d'un seul multiplexeur.

Solution

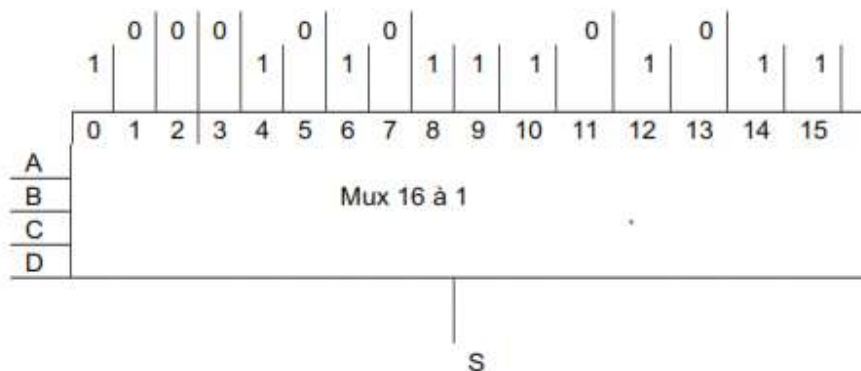
On veut réaliser le circuit qui permet de déterminer les nombres non premiers entre 0 et 15.

1. Donner la table de vérité.

A	B	C	D	S
0	0	0	0	1
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	1
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	0
1	1	1	0	1
1	1	1	1	1

2. On a besoin d'un multiplexeur de 16 à 1 pour réaliser cette table de vérité

A	B	C	D	S	
0	0	0	0	1	e0
0	0	0	1	0	e1
0	0	1	0	0	e2
0	0	1	1	0	e3
0	1	0	0	1	e4
0	1	0	1	0	e5
0	1	1	0	1	e6
0	1	1	1	0	e7
1	0	0	0	1	e8
1	0	0	1	1	e9
1	0	1	0	1	e10
1	0	1	1	0	e11
1	1	0	0	1	e12
1	1	0	1	0	e13
1	1	1	0	1	e14
1	1	1	1	1	e15



Exercice 05:

Réaliser un circuit qui détermine si un nombre sur 5 bits n'est pas multiple de 3, à l'aide d'un multiplexeur (table de vérité, schéma à l'aide d'un multiplexeur)

Solution

Réaliser un circuit qui détermine si un nombre sur 5 bits n'est pas multiple de 3, à l'aide d'un multiplexeur (table de vérité, schéma à l'aide d'un multiplexeur)

A	B	C	D	E	F
0	0	0	0	0	0
0	0	0	0	1	1
0	0	0	1	0	1
0	0	0	1	1	0
0	0	1	0	0	1
0	0	1	0	1	1
0	0	1	1	0	0
0	0	1	1	1	1
0	1	0	0	0	1
0	1	0	0	1	0
0	1	0	1	0	1
0	1	0	1	1	1
0	1	1	0	0	0
0	1	1	0	1	1
0	1	1	1	0	1
0	1	1	1	1	0

